自主 CPU 发展道路及在航天领域应用

胡伟武[1,2]
(1. 龙芯中科技术有限公司,北京 100095; 2. 中国科学院计算技术研究所,北京 100190)

摘 要:目前,我国中央处理器(CPU)的发展主要有自主研发和引进技术两条路线。自主研发的 CPU 在性能和软件生态上能否赶超引进技术的 CPU 成为争论的焦点。首先论述了我国 CPU 发展不能仅着眼于单项技术瓶颈的突破和产品市场占有率的提高,还必须建立起自主可控的信息技术与产业生态体系;然后结合龙芯 CPU 研发和产业化的实践,论述了只要结合应用需求进行持续改进,自主研发的 CPU 在性能和软件生态上就能赶超引进技术的 CPU,满足我国自主信息化应用的需求;最后论述了自主抗辐照 CPU 的发展及在航天领域应用情况。

关键词:中央处理器; 软件生态; 抗辐照; 自主可控
中图分类号:TP 332 **文献标志码**:A **DOI**:10.19328/j.cnki.1006-1630.2019.01.001

Development Road of Self-Developed CPU and Application in Aerospace Field

HU Weiwu[1,2]
(1. Loongson Technology Corporation Limited, Beijing 100095, China;
2. Institute of Computing Technology, Chinese Academy of Sciences, Beijing 100190, China)

Abstract: Whether China should independently design the CPU or introduce the foreign CPU technology is often argued at present. The debate focuses on the issue that whether performance and software ecology of the self-developed CPU can match or even overshadow the imported technology. This paper firstly argues that we can not only focus on the breakthrough of single technology and the increase of the market share, and the independent and controllable information technology and industrial ecosystem must be established for the development of the domestic CPU. Secondly, combined with the practice of R&D and industrialization of the Loongson CPU, this paper then discusses that as long as the self-developed CPU is continuously improved according to application requirements, it can catch up with and surpass the CPU developed based on the imported foreign technology in terms of performance and software ecology, and can completely meet the needs of China's independent information application. Finally, the development and application of the self-designed radiation-harden CPU are introduced.

Keywords: central processor unit(CPU); software ecology; radiation-harden; independent and controllable

0 引言

通用中央处理器(CPU)芯片是信息产业的基础部件,也是武器装备的核心器件。我国缺少具有自主知识产权的 CPU 技术和产业,不仅造成信息产业受制于人,而且国家安全也难以得到全面保障。“十五”期间,国家“863 计划”开始支持自主研发 CPU。“十一五”期间,“核心电子器件、高端通用芯片及基础软件产品”(“核高基”)重大专项将“863 计划”中的 CPU 成果引入产业。从“十二五”开始,我国在多个领域进行自主研发 CPU 的应用和试点,在一定范围内形成了自主技术和产业体系,可满足武器装备、信息化等领域的应用需求。但国外 CPU 垄断已久,我国自主研发 CPU 产品和市场的成熟还需要一定时间。

目前,我国 CPU 的发展主要有自主研发和引进技术两条路线。后一路线的支持者认为,引进技术的 CPU 性能强于自主研发 CPU,且引进技术的 CPU 软件生态更优。很多自主研发路线的支持者

收稿日期:2018-10-15;**修回日期**:2018-12-20
作者简介:胡伟武(1968—),男,博士,研究员,主要研究方向为计算机体系结构和处理器设计。

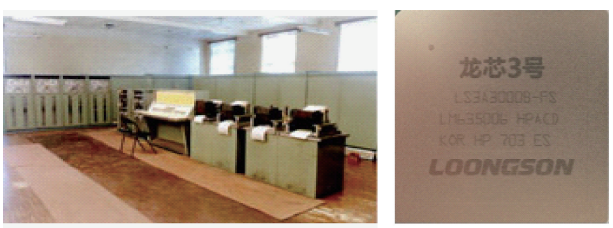
也对坚持自主研发龙芯 CPU 的选择产生怀疑。

在我国航天应用领域，高性能抗辐照处理器长期受国外禁运影响。要从根本上解决问题，摆脱对国外进口元器件的依赖，必须要有能力自主正向设计高性能抗辐照处理器。

1 CPU 概述

现代计算机大多采用冯·诺依曼结构，由存储器、运算器、控制器、输入设备、输出设备组成。控制器先从输入设备接收程序和数据，并将其存放在存储器中；然后从存储器取出程序和数据，将其送至运算器进行运算，并将运算结果保存到存储器中；最后将结果数据通过输出设备输出。其中，运算器和控制器被合称为 CPU。CPU 从存储器中调取、执行指令并将执行结果写回存储器的过程被称为一个指令周期。计算机不断重复指令周期，直到完成程序的执行。计算机系统结构研究的一个主题就是不断缩短上述指令的执行周期，从而提高计算机运行程序的效率[1-2]。相关研究者提出了许多提高指令执行效率的技术，包括精简指令系统计算机(RISC)技术[3]、指令流水线技术、高速缓存技术、转移预测技术、乱序执行技术[4]、超标量(多发射)技术[5]等。

CPU 有多种体现方式，如图 1 所示。在 IBM 时代，CPU 体现为若干个柜子。1967 年交付使用的 109 丙机如图 1(a)所示，运算速度为 50 000 次/s。由于该机在“两弹一星”的研制中起到了重要作用，因此又被称为功勋机。在 Intel 时代，CPU 体现为一个芯片。2017 年发布的龙芯 3A3000 处理器如图 1(b)所示。该处理器集成 4 个 CPU 核心，每个核心都有独立的运算器和控制器，峰值浮点运算速度为 24 亿次/s。在 ARM 时代，CPU 体现为一个 IP 核，其中，软 IP 为源代码，硬 IP 为版图，授权给相关企业用于芯片设计，我国绝大多数手机芯片均采用 ARM 的 CPU 核设计。通过集成 CPU、内存控制器、IO 接口、互连等模块设计的芯片被称为系统级芯片(SoC)。



(a) 109丙机　　(b) 龙芯3A3000处理器

图 1 CPU 的不同体现方式

Fig. 1 Different implementation types of CPUs

CPU 的价值在于承载生态。虽然全球 80%左右的计算机由中国生产，但 2011 年，我国 IT 产业百强企业的利润总和仅为美国苹果公司的 40%。2016 年，苹果公司和三星公司的手机利润占全球市场利润的 94%。2017 年，苹果、联想、英特尔、海思和展锐公司的销售收入及利润对比见表 1。其中，海思、展锐公司的利润不可查。IT 产业本质上是为客户提供解决方案，而解决方案决定最终的用户习惯，用户习惯则会形成很高的商业“门槛”。根据谷歌公司最近公布的资料，虽然谷歌公司的 Android 系统免费，但该系统给谷歌公司带来的盈利超过 420 亿美元，其根本原因在于谷歌公司控制了手机的解决方案。我国 IT 产业的出路在于自主研发 CPU 和操作系统，建立独立于 Wintel 体系(Intel X86 CPU＋微软 Windows 操作系统)和 AA 体系(ARM CPU＋Android 操作系统)的自主技术和产业体系，而不是在已有的 Wintel 和 AA 体系中做产品。发展自主 CPU 的最终目标就是要建立自主可控的信息技术平台和产业体系。

表 1 国内外 IT 企业 2017 年销售收入和利润

Tab. 1 Sales revenue and profit of domestic and foreign IT companies in 2017 亿美元

公司名	销售收入	与 2016 年利润对比
联想	453	－1
英特尔	628	96
苹果	2 292	484
海思	47	—
展锐	21	—

从上述分析可看出，CPU 的“体”是运算器加控制器，只有自主研发运算器和控制器才是自主 CPU。引进国外的 CPU 核做芯片只能被称为自主 SoC，直接引进国外设计的自主流片更不能被称为自主 CPU。CPU 的“相”可体现为机柜、芯片或 IP。CPU 的“用”是承载软件生态，研制自主 CPU 的目标是“构建安全可控的信息技术体系”，而不是在已有体系中开发产品。有一种观点认为，X86 和 ARM 产业生态好，因此发展自主 CPU 只能走与 X86 和 ARM 兼容的道路。但引进 X86 和 ARM 的 CPU 技术并不是对现有技术体系的创新，这样做很难动摇国外企业对技术平台的把控，长此以往会造

成国内企业依赖现有国外 IT 生态的惰性,加剧国外企业已形成的垄断。

2　建立自主可控的信息技术平台

要建立自主体系,应打造计算机系统的技术链,消除链上的技术难点。通用计算机系统的结构层次如图 2 所示。由图可见:计算机系统分为应用程序、操作系统、硬件系统、晶体管 4 个层次[6]。

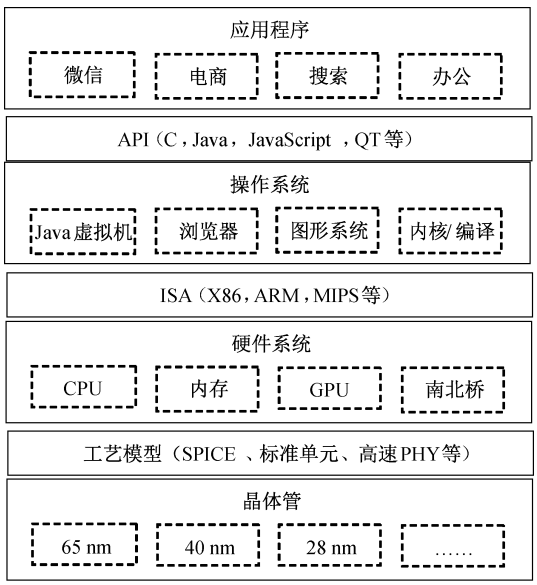


图 2　计算机系统的分层模型

Fig. 2　Hierarchical model of computer system

第一层是应用程序。我国的应用软件(APP)较为发达,如社交、电商类 APP 已能与美国比肩。

第二层是操作系统。操作系统负责为编写 APP 提供应用程序编程接口(API)。常见的 API 包括 C 语言、Java 语言、JavaScript 语言、OpenGL 图形编程接口等。我国基于上述 API 编程的工程师有很多,但能设计这些 API 软件(如 Java 虚拟机、C 编译器等)的工程师则很少。

第三层是以 CPU 为核心的硬件系统。CPU 提供指令系统(ISA)作为软硬件界面。常见的 ISA 包括 X86,ARM,MIPS 等。我国每年使用 ARM 的 CPU 核研制的芯片销售额数以亿计,但其主要 IP 核都是市场上的大众化产品,同质化竞争严重。

第四层是晶体管。我国一直高度重视生产工艺的建设,虽然与国际水平还有一定差距,且主要生产设备依赖进口,但我国的生产工艺水平总体上可满足自主信息化需求。目前 40 nm 低功耗工艺已经成熟稳定,28 nm 工艺亦趋于成熟。介于硬件系统与晶体管之间的工艺模型是芯片生产厂家提供给芯片设计者的界面,包括仿真电路模拟器(SPICE)模型、标准单元库、有关宏单元等。

建立自主软硬件体系要走“应用牵引、系统优化、软硬结合、规范适用”的技术道路。从系统的角度进行优化设计,做到在局部性能不如国外系统的情况下,整个系统的性能超过国外系统。例如:在某数据库应用中,使用 X86 服务器需 50 min,使用基于龙芯 CPU 的服务器,经过软硬件磨合只需 80 s;某雷达显控应用在海量目标场景下,X86 高端商业计算机的图像处理速度为 10 帧/s,经过深度优化,龙芯平台可将处理速度提升至 20 帧/s。现在的信息系统冗余较多,只要根据适用的原则进行系统优化,就可以做出集约型的优化系统。苹果公司产品 iPAD 的 CPU 性能不如 Intel 的桌面 CPU,但因苹果公司坚持建立自主的软硬件体系,故 iPAD 的用户体验比桌面电脑要好。俄罗斯的 CPU 技术远不如我国,但因其坚持自主体系,故其武器装备水平性能也相对优越。

3　龙芯 CPU 性能优化

“十二五”以来,自主 CPU 在应用试点过程中暴露出性能不足的问题。部分研究人员认为自主 CPU 满足不了应用需求,倾向于引进国外 CPU,或使用引进的 CPU 核设计芯片。自主 CPU 是新事物,要用长远的眼光看待其发展,碰到问题和困难不应立刻下结论,而是要找真正的原因。只有“定位准确、机理清楚”,采取的措施才能有效。

CPU 的性能优化要紧密结合市场需求,将国外 CPU 发展趋势和我国自主信息化的具体需求相结合。我国自主 CPU 的研发源自“十五”期间“863 计划”的支持,自主进行技术攻关的 CPU 包括中国科学院计算机研究所的龙芯 CPU、上海高性能 CPU 研发中心的申威 CPU、国防科技大学的飞腾 CPU 等。在与产业结合过程中,由于科研与产业相背离的问题没有得到解决,因此虽然个别技术指标达到世界领先水平[7-8],但桌面、服务器等的通用处理能力很低,系统中还存在明显短板。

经过深入分析发现,虽然“十二五”初期主要产品 1 GHz 龙芯 3A1000[9-10] 的主频只有市场主流产品的 1/3,但其性能的主要瓶颈仍是微结构差距导致流水线效率低,尤其是访存带宽与市场主流产品

有较大差距,供数和供指令不足引起了指令流水线频繁阻塞。通过优化微结构设计,大幅提高了访存性能和转移猜测准确度,并通过增加有关队列解决指令流水线堵塞问题,使用境内 40 nm 工艺研制出龙芯 3A2000[11]。虽然龙芯 3A2000 的主频仍是 1 GHz,但其通用处理性能为 3A1000 的 2～3 倍,访存带宽有较大提高。在此基础上,使用境外 28 nm 工艺研制出的龙芯 3A3000 的主频提高到 1.5 GHz,通用处理性能达到 3A1000 的 4～5 倍。

龙芯 3A1000,3A2000,3A3000 的性能比较见表 2。表中,INT2006 和 FP2006 分别是国际公认的 CPU 性能测试程序 SPEC CPU2006 的定点和浮点测试集[12],STREAM 是国际公认的访存带宽测试集。表 2 还给出了 1.5 GHz 的 AMD K10 处理器的测试结果。由表可见:1.5 GHz 的龙芯 3A3000 的综合性能与 1.5 GHz 的 AMD K10 相当(测试时将 AMD K10 的主频降低到 1.5 GHz,主要是为了比较 3A3000 和 K10 的流水线效率)。

表 2 龙芯 3A1000,3A2000,3A3000 性能比较

Tab. 2 Performance comparison of Loongson 3A1000, 3A2000 and 3A3000

CPU 类别	单核性能			四核性能		
	INT2006	FP2006	STREAM/(Gbit·s^{-1})	INT2006	FP2006	STREAM/(Gbit·s^{-1})
LS 3A1000(四核,1.0 GHz)	2.7	2.5	0.3	9.0	7.7	0.7
LS 3A2000(四核,1.0 GHz)	6.9	6.3	6.1	22.5	22.2	9.7
LS 3A3000(四核,1.5 GHz)	11.1	10.1	8.6	36.2	32.9	13.1
AMD K10(四核,1.5 GHz)	11.3	11.3	4.5	36.6	34.0	6.0

在研龙芯 3A4000 与 3A3000 在 FPGA 仿真平台上的性能比较见表 3。由于仿真平台主频较低,约为 1 MHz,因此使用 SPEC CPU2000 test 程序进行测试。测试时模拟 3A4000 和 3A3000 的主频均为 1 GHz,内存控制器频率均为 500 MHz。由表可见:在相同主频下,龙芯 3A4000 比 3A3000 的定点性能高 48.54%,浮点性能高 43.77%。上述对比未考虑龙芯 3A4000 支持 256 位向量优化。根据在

表 3 龙芯 3A3000 和 3A4000 仿真平台性能比较

Tab. 3 Performance comparison of Loongson 3A3000 and 3A4000 simulation platforms

SPEC CPU2000	3A3000 处理时间/s	3A4000 处理时间/s	提升比例/%	SPEC CPU2000	3A3000 处理时间/s	3A4000 处理时间/s	提升比例/%
164.gzip	2.373 002	1.658 276	43.10	171.swim	0.547 122	0.284 005	92.65
175.vpr	2.142 015	1.546 436	38.51	172.mgrid	6.728 833	5.813 247	15.75
176.gcc	1.443 010	1.057 683	36.43	173.applu	0.150 064	0.107 069	40.16
181.mcf	0.167 207	0.137 519	21.59	177.mesa	2.245 281	1.528 845	46.86
186.crafty	2.859 410	2.175 348	31.45	178.galgel	1.426 614	1.162 922	22.67
197.parser	2.570 153	2.007 103	28.05	179.art	2.159 697	1.145 294	88.57
252.eon	0.598 002	0.267 182	123.82	183.equake	0.836 027	0.601 791	38.92
253.perlbmk	4.416 505	4.324 446	2.13	187.facerec	3.182 909	1.455 451	118.69
254.gap	0.803 277	0.605 638	32.63	188.ammp	7.479 113	5.616 515	33.16
255.vortex	7.005 304	4.367 479	60.40	189.lucas	3.738 359	2.916 560	28.18
256.bzip2	12.731 245	4.132 489	208.08	191.fma3d	0.006 379	0.005 101	25.05
300.twolf	0.212 289	0.152 516	39.19	200.sixtrack	6.114 642	4.649 865	31.50
定点几何平均	1.633 914	1.099 958	48.54	301.apsi	3.591 871	2.952 051	21.67
168.wupwise	6.549 793	4.475 321	46.35	浮点几何平均	1.488 019	1.034 983	43.77

X86 平台上的性能测试,编译器自动向量化可将 SPEC CPU 的定点性能提高约 5%,浮点性能提高

约 15%。龙芯 3A4000 使用 3A3000 的 28 nm 工艺,通过优化设计将主频从 1.5 GHz 提高到 2.0 GHz。在相同的工艺条件下,龙芯 3A4000 性能为 3A3000 的 2 倍。在此基础上,若使用更先进的工艺技术将主频提高到 2.5～3.0 GHz,则龙芯 CPU 的通用处理性能可达到国际主流 CPU 的水平。

上述结果表明:自主 CPU 的性能可在持续改进过程中不断提高,满足自主信息化需求,并不需要依靠引进。CPU 系统较为复杂,应在产业化实践中通过不断试错、长期演进来逐步发展。对于以自主 CPU 和操作系统为代表的核心技术,只有在自主创新实践中发现问题,在解决问题的过程中提高能力,才能保障国家信息安全,支撑产业持续发展。

4　龙芯软件生态建设

我国应构建面向工控系统和信息系统的两大软件生态。一是面向“中国制造 2025”的工业互联网生态体系。目前,不同的工控系统相互孤立且愈加复杂,如 Android 平台改变服务模式,实现了“软件即服务”。我国需要一个“软件即制造”的平台来提升信息化水平,在该平台上实现使用 APP 即可进入相关领域的控制系统,如飞机、高铁等。二是面向自主信息化的桌面和服务器生态体系。如果说建设工业互联网生态是“开拓疆域”的话,那么建设信息系统生态就是“收复失地”。在桌面和服务器领域,必须建设信息系统生态。我国至少要发展面向国防、能源、交通、金融、电信等涉及国家安全和国民经济安全的自主基础软硬件平台。

生态的关键是开发者。对于系统开发者,技术平台要保持系统结构的长期稳定,要以保持操作系统二进制兼容为重点;对于应用开发者,技术平台要便于应用开发,要以完善应用程序编程接口为重点。

1) 通过统一系统架构,保持操作系统跨硬件平台的二进制兼容,可大幅提高系统开发效率。Wintel 的所有平台都能安装 Windows 操作系统;而以前龙芯的平台,每升级一次 CPU,就必须适配一次操作系统,甚至不同厂家的主板也得适配操作系统。通过指令系统兼容可实现应用程序的二进制兼容,但要实现操作系统的二进制兼容则需要从包括 CPU、桥片、BIOS、操作系统等在内的全系统的角度进行规范并保持长期兼容。除了主导 X86 指令系统的发展,英特尔公司还主导了主板和操作系统界面的统一可扩展固件接口(UEFI)规范,以及 IO 设备与操作系统界面的外设部件互连标准(PCI)规范等。“Outside”是英特尔公司设立的技术门槛,是其保持垄断的重要手段。

统一系统架构对 CPU、桥片、BIOS 和操作系统的研发都提出了要求,包括跨代兼容的指令系统、标准化的全局地址空间分布、标准化的中断路由和中断编程、标准化的多核间同步通信编程接口、可动态枚举的扩展组件、可动态插拔的外设接口等。除了 CPU,桥片是确定系统架构的核心要素。计算机系统通过桥片定义系统空间布局,确定中断系统,实现系统组件标准化(HPET,RTC)、外设接口动态插拔、扩展组件动态枚举等。为此,龙芯中科技术有限公司(简称龙芯中科)自主研发了龙芯 7A1000 桥片,并与龙芯 3 号系列 CPU 形成统一系统架构规范,保持操作系统对不同主板及升级后的 CPU 和桥片的兼容,大幅减少了软硬件适配工作量,提高了软硬件开发效率。

2) 优化 API,促进应用迁移,提升用户体验。API 是应用开发者的生产工具,大多数 APP 是基于 API 接口(Java,JavaScript,QT 等)开发出来的。只有掌握 API,才能吸引大量开发者围绕龙芯中科的技术平台进行应用开发工作,并在此基础上逐步形成产业生态。API 是生态建设的必争之地。

用于“人机交互”的图形 API 和用于“机机交互”的网络 API 是 IT 产业的两大核心要素。谷歌的 Android 操作系统的内核和很多模块都直接来源于 Linux,但对图形和网络子系统进行了深入改造。在图形系统方面,Linux 中包括 Xserver,GTK,QT,OpenGL 在内的图形系统在发展过程中由于缺少规划,冗余高且效率低。谷歌在 OpenGL 的基础上推出了功能完整、简洁高效的 OpenGL-ES 图形系统 API。在网络系统方面,Linux 的火狐浏览器(Firefox)臃肿且复杂,谷歌的 Chrome 浏览器简洁且高效,现已超过微软的 IE 浏览器成为世界上用户最多的浏览器。

“十二五”期间,在信息系统生态方面,龙芯中科结合政务处理系统、指挥系统等应用需求,基于 Linux 研制了 Loongnix 通用操作系统平台。Loongnix 以“规范适用”为原则,与龙芯 CPU 进行了深度适配,尤其是优化了包括编译器、Java 虚拟机[13-14]、浏览器、媒体播放[15]、OpenGL 和 QT 图形库[16]、Flash 等在内的重点软件包。龙芯平台 Java

虚拟机和 JavaScript 优化前后比较见表 4。龙芯中科将在“十三五”期间对 Xserver 图形系统进行重新梳理与深度优化，使龙芯平台的用户体验得到大幅度提升。Loongnix 为开放平台，操作系统企业、整机企业和集成商均可基于 Loongnix 开发发行版操作系统。同时，龙芯中科将国际开源社区作为生态建设的重要阵地，积极向国际开源社区提供软件包，以避免每次社区版本升级都要重新适配。

表 4 龙芯平台 Java 虚拟机和 JavaScript 优化前后比较

Tab. 4 Comparison of Loongson platform Java virtual machine and JavaScript before and after optimization

项目	优化前	优化后
3A3000 OpenJDK8 的 SpecJVM2008 测试分值	18	43
Java Web Start/Applet	不支持	支持
JavaFX	不支持	支持
JNA(Java Native Access)	不支持	支持
3A3000 Firefox 浏览器 Octane 测试分值	2 945	6 144
3A3000 浏览器 HTML5 支持	不支持	支持
3A3000 浏览器 WebGL 功能	不支持	支持
3A3000 浏览器 WebRTC 功能	不支持	支持
3A3000 浏览器 Profile 调试	不支持	支持
3A3000 浏览器 Flash 视频播放	不支持标清及以上	支持标清、高清播放

“十二五”期间，在工业互联网生态方面，龙芯中科结合用户需求研制了面向工业互联网应用的实时操作系统 LoongOS。该操作系统在 RT-Linux 和 VxWorks 内核的基础上，完善了 OpenGL，QT 等图形界面，在装甲装备、舰船、飞机显控系统等领域得到了初步应用。基于 VxWorks 的龙芯 2D，3D 图形 API 所绘制的图形如图 3 所示。龙芯中科下一步将完善 LoongOS 的网络 API，以方便网络编程。

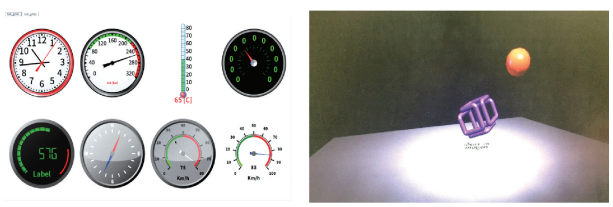


图 3 基于 VxWorks 的龙芯 2D，3D 图形 API 所绘画的图形

Fig. 3 Graphics drawn by Loongson 2D and 3D graphical APIs based on VxWorks real-time operating system

在 Wintel 体系中，Intel 主导指令系统、主板与操作系统接口 UEFI、操作系统与外设接口 PCI 等软硬件接口规范，微软主导操作系统与应用的 API 接口规范。在 AA 体系中，ARM 主导指令系统及片内总线接口 AMBA(advanced microcontroller bus architecture)规范，谷歌主导操作系统与应用的 API 接口规范。苹果公司虽然使用 ARM 指令系统，但其软硬件自成体系，能进行系统优化，所以用户体验较 Wintel 和 AA 要好。上述 3 个生态体系中有以下几个重要特点：

1) 开放。越开放合作伙伴越多，产业生态力量越大，ARM 公司在这方面做得最好。

2) 兼容。越兼容越容易形成合力，产业生态不易碎片化，英特尔公司在这方面做得最好。

3) 优化。以用户体验为中心，通过软硬件紧密结合进行优化，苹果公司在这方面做得最好。

龙芯 CPU＋开放操作系统的模式能做到比 Wintel 更开放，比 AA 更容易统一系统架构，并实现操作系统二进制兼容，比 Wintel 和 AA 更容易通过软硬件磨合并实现系统优化。

5 自主 CPU 在航天领域的应用现状与前景

伴随我国航天事业的发展，航天型号任务中火箭、飞船和卫星的平台与载荷大规模采用的 CPU 主要用于信号处理、信号和设备控制、数据计算和传输，以及综合多任务调度。航天装备的元器件、器部件和载荷必须采用宇航级器件以提升空间环境抗辐照的能力，这对国产化自主可控 CPU 提出了更高的要求[17-19]。现阶段，自主 CPU 在我国航天领域的应用情况主要为：1)通过反向设计，仿造国外同类型的抗辐照处理器，实现国产化的目标；2)采用未被

禁运的商业级、工业级的高性能处理器产品,并对其进行筛选和航天工程化处理,满足型号任务对高性能处理器的需求[20-21]。

龙芯中科从 2006 年开始研制抗辐照 CPU 技术,经过 10 余年的积累,掌握了宇航级抗辐照处理器的技术重点和难点,推出系列抗辐照 CPU 产品。目前,龙芯抗辐照 CPU 主要发展两个系列:一是基于 0.18 μm 体硅进行抗辐照加固设计的低端系列;二是基于 0.13 μm 硅技术(SOI)工艺进行加固设计的高端系列。龙芯抗辐照/抗核 CPU 发展路线见表 5。

表 5　龙芯抗辐照/抗核 CPU 发展路线

Tab. 5　Loongson radiation-harden /anti-core CPU roadmap

系列	名称	年份	工艺尺寸/nm	主频/MHz	功耗/W	结构特点
低端	1E04	2013	180	66	＜3	32 位双发射,MIPS32 兼容;L1:(8+8)KB; 存储接口:SDRAM/SRAM,NAND,NOR,HPI; 输入输出设备(I/O)接口:PCI,SPI,UART,I2C; 封装:CBGA276; 抗辐照能力: 总剂量为 100 krad(Si)(实测值＞500); 单粒子锁定＞75 MeV·cm^2·mg^{-1}(实测值＞99.8); 倾斜同步地球轨道(IGSO)翻转率＜10^{-10}次·位$^{-1}$·d^{-1}(实测值＜10^{-13})
	1F04	2013	180	33	＜2	32 位单发射,MIPS32 兼容(不含浮点); 存储接口:Localbus/SRAM; 功能接口:AD 采集控制逻辑、PCM 控制逻辑、OC 门控逻辑、脉宽调制 PWM、可编程脉冲计数器 PPC、GPIO; I/O 接口:PCI,ISA,1553B,CAN,EMI; 封装:CBGA276; 抗辐照能力: 总剂量为 100 krad(Si)(实测值＞500); 单粒子锁定＞75 MeV·cm^2·mg^{-1}(实测值＞99.8); IGSO 翻转率＜10^{-10}次·位$^{-1}$·d^{-1}(实测值＜10^{-13})
高端	1E300	2017	130 (SOI)	200	＜3	使用 64 位双发射 GS264 处理器核,128 位向量,增加 Spacewire 总线接口,其余功能与 1E04 相同;综合性能为 1E04 的 3～5 倍; 抗辐照能力: 总剂量为 100 krad(Si); IGSO 翻转率＜10^{-10}次·位$^{-1}$·d^{-1}
	1F300	2019	130(SOI)	100	＜2	使用 132E 处理器核,与 1F04 引脚兼容,综合性能为 1F04 的 3～5 倍; 抗辐照能力: 总剂量为 100 krad(Si); IGSO 翻转率＜10^{-10}次·位$^{-1}$·d^{-1}
MCU	1 J	2018	130 (Flash)	10	＜0.05	使用 132R 处理器核,片内集成 FLASH、RAM、定时器、看门狗、中断控制器、GPIO、PWM、AD、UART、I2C、SPI 等接口,采用 QFP48 封装或裸片形式; 抗辐照能力: 总剂量为 20 krad(Si); 单粒子翻转＜10^{-10}次·位$^{-1}$·d^{-1}(Flash,SRAM 除外); 单粒子闩锁≥35 MeV

低端系列包括龙芯 1E04(主处理器)和 1F04(协处理器)两款产品。其中龙芯 1E04 集成了双发射 GS232 处理器核,是一款通用的抗辐照 CPU,主频为 66 MHz;龙芯 1F04 主要特点是集成了比较丰富的航天专用接口,可用一片 1F 处理器替代若干现场可编程门阵列(FPGA)所实现的功能。龙芯 1F04 还集成了 GS132 处理器核,主频为 33 MHz。在对性能要求较低的场合,龙芯 1F 可以单独作为 SoC 使用;在对性能要求较高的场合,龙芯 1E04 和龙芯 1F04 可以通过 PCI 总线配合使用。目前龙芯 1E04 和龙芯 1F04 已经研制成功,并于 2014 年完成鉴定检验。初步测试结果表明:实测抗辐照能力远大于项目立项时的目标值。如总剂量目标值为 100 krad(Si),实测值大于 500 krad(Si);单粒子锁

定目标值大于 75 MeV•cm²•mg⁻¹，实测值大于 99.8 MeV•cm²•mg⁻¹；IGSO 轨道翻转率目标值小于 10^{-10} 次•位⁻¹•d⁻¹，实测值小于 10^{-13} 次•位⁻¹•d⁻¹。

高端系列使用 0.13 μm SOI 工艺将龙芯 1E04 和 1F04 升级为龙芯 1E300 和 1F300。在功能上，龙芯 1E300 较 1E04 增加了一个 Spacewire 接口，其余不变。在性能上，龙芯 1E300 集成了 64 位双发射 GS264 处理器核，支持 128 位向量，主频提高到 200 MHz以上，运算能力达到 400 亿次/s，性能相比 1E04 提高了 3～5 倍。龙芯 1F300 的处理器核主频也相应提高，同时集成 SpaceWire 高速总线接口。在提升抗辐照能力上，使用 SOI 工艺要优于使用体硅加固技术。龙芯 1E300 已于 2018 年推出，龙芯 1F300 预计于 2019 年推出。

龙芯中科还研制了抗辐照 MCU 龙芯 1 J，该芯片采用 130 nm Flash 工艺，具有低功耗、高可靠、高集成度的优点，已于 2018 年推出。

依托北斗卫星专项，龙芯抗辐照 CPU 已在北斗装备星上得到应用[22-24]。2015 年 3 月 31 日，我国首颗 IGSO 新一代北斗导航卫星搭载龙芯 1E04 和 1F04 发射升空。2016 年 2 月 1 日发射的新一代北斗导航中地球轨道(MEO)卫星，采用改版龙芯 1E04 和 1F04 芯片，工作状态良好。2018 年，北斗三号 6 颗组网装备卫星上采用龙芯抗辐照 1E04 和 1F04 的终端处理器及平台控制载荷，工作状态良好。目前龙芯 1E300 已成功在北斗三号卫星上搭载试验，解决了我国航天工程中高性能抗辐照处理器受制于国外禁运的问题，实现了我国航天器国产化处理器在性能方面的跨越式发展。

龙芯抗辐照 CPU 片内所有 IP(包括处理器核)均从源代码开始自主设计，流片封装均采用境内工艺，BIOS 和操作系统的源代码均是自主掌握。龙芯抗辐照 CPU 采用的龙芯系列处理器核通过了地面军用、民用芯片的批量(100 万片以上)应用检验，结构和逻辑成熟度高；其他逻辑模块及接口在不同龙芯处理器上也得到了充分地面应用验证。龙芯 CPU 的抗辐照技术包括使用环栅进行抗总剂量加固及抗闩锁加固；使用三模冗余的互锁触发器，提升触发器抗单粒子辐照能力；使用互锁存储结构及错误检查纠正(ECC)，提升存储器抗单粒子辐照能力；设计采用时空三模冗余，增强组合逻辑对单粒子辐射的承受能力。北斗装备星在空间环境恶劣，距地面 20 000 km 的轨道上运行了 3 年，未出现一次可确认的单粒子翻转事件。

基于龙芯抗辐照 CPU 可形成稳定的系列化系统解决方案。龙芯 1F04 及 1F300 分别形成高低搭配的独立 SoC 解决方案。龙芯 1E04＋1F04 及 1E300＋1F300 分别形成高低搭配的 CPU＋桥片解决方案；龙芯 1 J 则形成微控制单元(MCU)解决方案。其中：在卫星平台综合电子系统(星上数据处理系统)中，可采用龙芯 1E(主处理器)＋1F(协处理器)(桥片)的方案替代原先的 AT695/AT697＋FPGA 扩展外部接口的方案。例如：北斗三号型号任务中，中国航天电子技术研究院研制的星务计算机系统首次采用龙芯 1E300＋1F 设计方案替代原有的 AT697 方案。在卫星平台姿态控制载荷中，可采用龙芯 1E＋FPGA 方案替代原有 FPGA，AT697＋FPGA 和部分 DSP＋FPGA 的方案。例如：北京航天时代光电科技有限公司的光纤陀螺、中国科学院成都光电技术研究所的太阳敏感器、中国科学院上海技术物理研究所的地球敏感器等均采用龙芯处理器替代方案。在航天工程应用上也可以考虑选用独立龙芯 1F 处理器替代原有进口的单片机(80C31，80C32 等)、FPGA(30 万门以下)和性能要求较低的数字信号处理器(DSP)。

现阶段，龙芯中科已掌握 MIPS(microprocessor without interlocked pipod stages)指令集和处理器微结构设计，以及抗辐照加固技术、工艺及设计规范，设计研制了以 LS1E 和 LS1F 为代表的抗辐照处理器，其性能达到国外抗辐照处理器的指标。在航天型号任务中，采用 MIPS 架构的抗辐照处理器技术路线作为 SPARC(scalable processor ARChitecture)架构技术路线的有力补充，能有效提升国产航天器综合电子系统的安全性和可靠性。在卫星平台和载荷中，也可采用龙芯抗辐照处理器的替代方案，将其作为主份或备份载荷，从而形成我国特有的国产化安全自主可控抗辐照处理器的体系。

6 结束语

发展自主 CPU 应坚持走“以市场带技术”的自主研发道路，而不应走“以市场换技术”的引进技术道路。发展自主 CPU，构建自主可控的信息技术体系，在航天领域研制高性能自主可控抗辐照处理器，是我国航天装备发展的需要。龙芯 CPU 研发和应用实践表明：坚持自主研发，坚持建设自主生态的 CPU 是很有必要的。

参考文献

[1] HENNESSY J L, PATTERSON D A. Computer architecture: a quantitative approach[M]. 5th ed. Waltham, MA: Elsevier, 2011: 2-61.

[2] PATTERSON D A, HENNESSY J L. Computer organization and design MIPS edition: the hardware/software interface[M]. 5th ed. Waltham, MA: Elsevier, 2013: 60-163.

[3] PATTERSON D A, DITZEL D R. The case for the reduced instruction set computer[J]. ACM SIGARCH Computer Architecture News, 1980, 8(6): 25-33.

[4] TOMASULO R M. An efficient algorithm for exploiting multiple arithmetic units[J]. IBM Journal of Research and Development, 1967, 11(1): 25-33.

[5] YEAGER K C. The MIPS R10000 superscalar microprocessor[J]. IEEE Micro, 1996, 16(2): 28-41.

[6] BRYANT R E, O'HALLARON D R. Computer systems: a programmer's perspective[M]. Upper Saddle River: Prentice Hall, 2003: 1-19.

[7] HU W W, WANG R, CHEN Y, et al. Godson-3B: a 1 GHz 40 W 8-core 128 GFLOPS processor in 65 nm CMOS[C]// IEEE International Solid-State Circuits Conference. San Francisco: IEEE, 2011:76-78.

[8] HU W W, ZHANG Y F, YANG L, et al. Godson-3B1500: a 32 nm 1.35 GHz 40 W 172.8 GFLOPS 8-core processor[C]// IEEE International Solid-State Circuits Conference Digest of Technical Papers. San Francisco: IEEE, 2013:54-55.

[9] HU W W, WANG J, GAO X, et al. Godson-3: a scalable multicore RISC processor with x86 emulation [J]. IEEE Micro, 2009, 29: 17-29.

[10] GAO X, CHEN Y J, WANG H D, et al. System architecture of Godson-3 multi-core processors[J]. Journal of Computer Science and Technology, 2010, 25(2): 181-191.

[11] 吴瑞阳, 汪文祥, 王焕东, 等. 龙芯 GS464E 处理器核架构设计[J].中国科学:信息科学,2015,45(4):480-500.

[12] HENNING J L. SPEC CPU2006 benchmark descriptions[J]. ACM SIGARCH Computer Architecture News, 2006, 34(4): 1-17.

[13] CAI S, YANG Y, LIN C, et al. JVM virtual method invoking optimization based on CAM table[C]// IEEE International Conference on Networking, Architecture and Storage. Dalian: IEEE, 2011:122-129.

[14] QI A, GUO J J, WEN S, et al. Optimizing memory access with fast address computation on a MIPS architecture[C]// IEEE International Conference on Networking, Architecture, and Storage. Tianjin: IEEE, 2014: 143-147.

[15] DING Y, ZHOU M, ZHAO Z, et al. Finding the limit: examining the potential and complexity of compilation scheduling for JIT-based runtime systems[J]. ACM SIGPLAN Notices, 2014, 49(4): 607-622.

[16] 张爽爽, 孟小甫, 汪文祥, 等.龙芯 UNCACHE 加速原理及其在系统图形性能优化中的应用[J].高技术通讯,2015,25(4):357-364.

[17] ZHAO Y F, ZHENG H C, FAN L, et al. Experimental research on transient radiation effects in microprocessors based on SPARC-V8 architecture[J]. Journal of Semiconductors, 2015, 36(11): 114008.

[18] 李延节, 尉爽生, 何劲松, 等. 基于 SPARCV8 架构的三机冗余仿真系统的设计[J].航天控制,2013,31(6):71-75.

[19] ZHAO Y, QIN H, PENG H, et al. Design of high performance and radiation hardened SPARC-V8 processor[J]. Journal of Semiconductors, 2015, 36(11): 115004.

[20] 詹盼盼, 郭廷源, 高建军, 等. 基于 BM3803 处理器的即插即用星载计算机系统设计[J].航天器工程,2013,22(6):92-96.

[21] 程炳琳, 刘虎, 刘刚. 基于 BM3803+FPGA 的磁悬浮飞轮磁轴承控制器的设计与实现[J].航天控制,2011,29(1):88-92.

[22] 杨旭, 范煜川, 范宝峡. 龙芯 X 微处理器抗辐照加固设计[J].中国科学:信息科学,2015,45(4):501-512.

[23] 袁子阳. 抗辐射加固"龙芯"处理器的空间辐射环境适应性研究及航天计算机设计[D].北京:中国科学院研究生院(空间科学与应用研究中心),2009.

[24] 黄超, 陈勇, 林宝军. 基于抗辐照龙芯的星载计算机容错启动研究[J].计算机科学,2016,43(增刊 2):532-535.

(本文编辑:姚麒伟)



作者简历:

胡伟武,1968 年 11 月出生于浙江永康,1991 年 7 月本科毕业于中国科学技术大学计算机系,随后免试进入中国科学院计算技术研究所直接攻读博士学位,1996 年 3 月博士毕业并获工学博士学位。现任中国科学院计算技术研究所研究员,计算机系统工程专家,龙芯系列处理器的首席科学家,主要研究方向为计算机体系架构和处理器设计。